

Empyrean Polas™

版图可靠性分析工具



概述

如何模拟Power IC产品的真实工作状态，提高Power IC产品的可靠性和良率是Power IC设计者始终面临的难题。传统RC提取方案无法满足Power IC设计者了解Power IC的全貌。Power IC模块具有形状特殊，面积大，设计符合DRC/LVS规则但依然失效，精确的电压电流仿真难以用传统RC提取和仿真器来完成，分析迭代周期长等特点，导致在无保证精度和速度的解决方案情况下，Power IC设计也无法预测Power IC产品的可靠性和性能，设计风险和产品开发周期风险并存。

Empyrean Polas™产品是华大九天针对Power IC产品设计困境，提供专注于Power IC设计的可靠性分析工具包。Empyrean Polas™产品通过组合Empyrean各工具，提供系统分析方案，从Rds(on)，EM/IR-drop，Power Gate Timing，CrossTalk分析以及可靠性规则检查等方面给Power IC设计提供一个Power IC产品的全貌解析，给设计者Sign-off Power IC产品和提高power IC产品的良率提供了保障。Empyrean Polas™产品作为Power IC产品有效分析工具，在华大九天AMS design产品线的基础上，为Power IC设计者提供更完美的一站式的完整EDA解决方案。

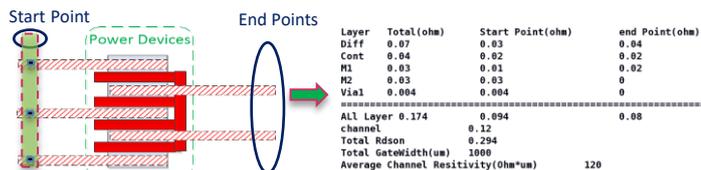
功能与优势

- **高效准确的Rds(on)分析**
 - Polas集成了SPICE仿真技术，通过精确的Rds(on)计算，分析Power MOSFET以及其他各层贡献的电阻比例，指导设计和版图优化
- **高效的EM/IR-drop 分析**
 - 通过EM/IR-drop分析，了解Contact/Via*/Metal*各层电流流动情况以及可靠性分析，指导版图优化
 - 通过EM thermal analysis分析Power IC产品的热量耗散情况，指导设计优化
- **易用的Crosstalk 分析**
 - 利用crosstalk分析大电流net对signal net的影响，以及critical path会受到哪些net干扰
- **精确的Power 器件Timing 分析**
 - 通过power 器件 gate timing分析，了解Power MOSFET各finger开启时间、开启不均匀性以及gate net上的delay数据，指导设计和版图优化
- **丰富的layout 可靠性检查**
 - 通过长poly导线及via可靠性检查等DRC+检查，指导版图设计和优化

功能

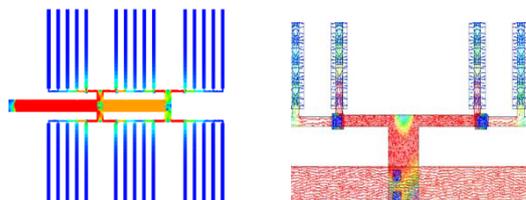
□ Rds(on)分析

- 利用仿真精确计算power器件导通电阻及通路总电阻，并呈现各层对总电阻的贡献，帮助设计者定位power通路电阻设计瓶颈。



□ EM/IR-drop分析

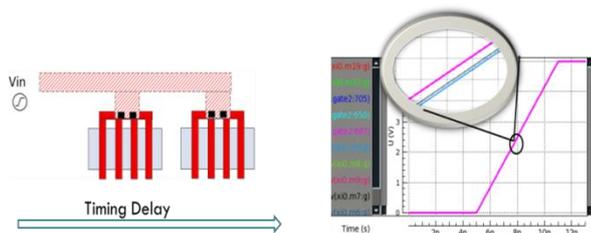
- 在设计过程中即可利用局部版图，通过EM热点图，电路流向图，IR-drop分布图，分析power模块设计的可靠性。



EM热点图与电流流向图

□ Power Gate Timing分析

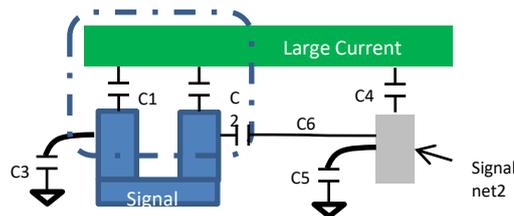
- 计算power器件导通/关闭的timing delay分布，动态分析power设计的可靠性。



通过仿真计算gate开启时间差

□ Crosstalk分析

- 分析由大电流线网对signal net的crosstalk影响，以及关键线signal net受到的crosstalk干扰来源，在版图设计初期即可指导版图优化，避免后期迭代。



支持的数据与平台

□ 输入的数据及格式

- OpenAccess、GDSII、OASIS
- 主流工艺信息文件

□ 流程集成

- Empyrean Aether™, Empyrean Skipper™
- 及其它主流第三方平台

□ 支持的平台

- X86 64-bit:
- Red Hat Enterprise V5, and V6

联系方式 info@empyrean.com.cn

总部

北京华大九天软件有限公司
地址：北京市朝阳区利泽中二路2号
望京科技创业园A座二层
电话：010-84776888

成都子公司 | 成都九芯微科技有限公司

地址：四川省成都市双流区东升街道
银河路596号科研综合楼13层

南京子公司 | 南京九芯电子科技有限公司

地址：南京市江北新区星火路17号
创智大厦A座8层

上海分公司

地址：上海市浦东新区郭守敬路498号
上海浦东软件园1号楼1518

深圳办事处

地址：广东省深圳市南山区科技中二路软件园
一期四号楼五楼526室