

# ICExplorer-XTime<sup>®</sup>

## 高精度时序仿真分析工具



## 概述

时序是表征数字芯片功能和性能的最重要指标。在数字电路设计中存在着大量的时序路径。为了确保芯片功能正确并达到预期性能，需要对电路中的时序路径进行分析。目前，时序分析的手段主要由静态时序分析和高精度时序仿真来实现。

静态时序分析具有速度快、内存少、可覆盖全面等特点，被广泛地应用于数字集成电路设计中。然而，在先进工艺或低电压设计中，静态时序分析存在一些局限，例如，在先进工艺或者低电压情况下，工艺偏差会呈现出非高斯分布现象，如均值偏移和偏斜效应，这对基于高斯分布假设的静态时序分析技术产生了巨大影响，导致时序计算的精度无法适应高精度时序分析的需求。同时，先进工艺下时序敏感性和老化效应等问题对电路设计的可靠性提出了巨大挑战，而传统的静态时序分析方法无法有效地解决这些问题。

相比之下，高精度时序仿真分析方法在先进工艺或低电压设计条件下具有优势。通过对关键时序路径进行仿真，不仅可以更精确地评估电路的时序情况，还能快速分析电路的电压、温度敏感性和噪声敏感性。更重要的是，时序仿真分析方法能够考虑晶体管的各种老化效应，如负偏压温度不稳定性（NBTI）、热载流子注入（HCI）等，分析电路老化后时序情况。因此，时序仿真分析手段不仅突破了静态时序分析方法的局限，也更加适应和符合先进工艺及低电压设计条件下的时序分析需求。

ICExplorer-XTime<sup>®</sup>为用户提供了面向先进工艺和低电压设计的高精度时序仿真分析方案，有效地解决了先进工艺和低电压设计静态时序分析方法无法准确评估时序和设计可靠性的难题。同时，ICExplorer-XTime<sup>®</sup>考虑晶体管的老化效应，帮助用户评估老化效应对电路时序及动态电压降的影响。ICExplorer-XTime<sup>®</sup>提供了高精度时序仿真校验功能、电压/温度敏感性分析功能、快速工艺偏差分析功能、时钟抖动分析功能和老化仿真分析功能等，为电路时序可靠性分析提供了重要支撑。

## 功能与优势

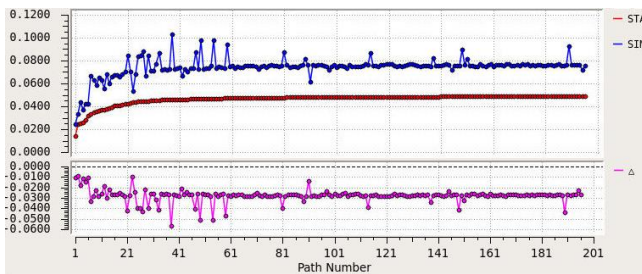
- 高精度时序仿真校验
  - 时序路径STA vs. SPICE一致性分析
  - 时钟网络的延时分析
- 电压/温度敏感性分析
  - IR-drop电压反标仿真
  - 电压、温度扫描仿真，分析时序灵敏度
  - Vmin分析，预测动态电压频率调整曲线
- 工艺偏差分析
  - 蒙特卡洛仿真，进行工艺偏差分析
- 可靠性分析
  - Jitter抖动仿真，分析时钟质量
  - 老化仿真分析

## 功能

### □ 高精度时序仿真校验

#### 时序路径STA vs. SPICE一致性分析

- Slack/Frequency一致性
- Launch/Capture/Data path delay 一致性
- 指定fromPin / toPin、分级仿真、定位时序路径STA和SPICE一致性问题根因



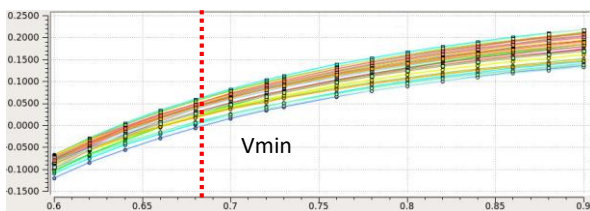
STA vs. SPICE 时序余量一致性检查

#### 时钟网络的延时分析

- 自动追溯时钟结构，分析时钟网络延时

### □ 电压/温度的敏感性分析

- IR-drop电压反标仿真
- 电压/温度变化，时序路径大数据分析
- 电压扫描分析Vmin，预测动态电压频率调整曲线



基于电压敏感度分析低压极限

### □ 工艺偏差分析

#### Monte Carlo仿真

- 关键路径Monte Carlo仿真，避免良率风险
- 分布式Monte Carlo仿真，加速仿真速度

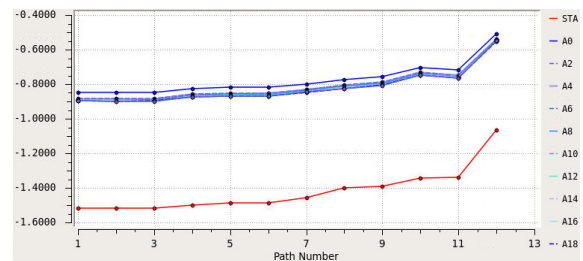
### □ 可靠性分析

#### Jitter抖动仿真

- 时钟路径的Jitter仿真，时域角度分析时钟信号质量
- IR-drop Aware的Jitter仿真

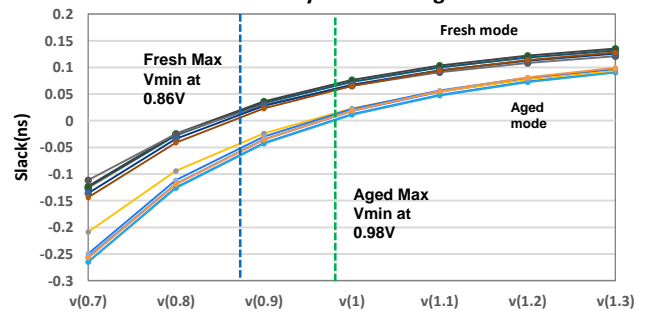
#### 老化后时序校验仿真分析

- 支持指定老化条件，进行不同年限的老化仿真分析
- 支持老化后电压、温度扫描
- 支持老化后Vmin分析



时序随老化年份的变化趋势

#### Vmin Analysis on Timing Paths



老化后的Vmin分析

### 支持的数据与平台

#### □ 输入/输出

- 输入: Verilog/Liberty/SPEF/LPE SPICE Netlist/ SPICE model/Path report/IR-drop file
- 输出: 仿真数据分析报告，仿真后的时序路径

#### □ 支持的平台

- X86 64-bit:  
Red Hat Enterprise V6 and V7